COPYRIGHT 1983 THIKO S.A.
ALSINA 1633 BUENOS AIRE
REPUBLICA ARGENTINA

IMPRESO EN ARGENTINA
PRINTED IN ARGENTINA

RMKN1DOC

MANUAL DEL NIVEL 1
DEL RMK-85

PUB. NO.:59510110 REV.A

QUEDA HECHO EL DEPOSITO QUE MARCA LA LEY 11.723

Manual de Instalacion del Nivel 1 del RMK/85.

Conexionado y Requisitos de la Fuente de Alimentacion:

La fuente de alimentacion debe ser de corriente continua, con una tension minima de 7,5 volts (recomendamos 8 volts), y con capacidad de corriente de 900 mA. La tension puede ser mas alta pero esto hara que el regulador (LM340T5) aumente su temperatura. Este tiene una proteccion termica interna. El disipador del regulador calienta considerablemente.
Las caracteristicas para los Niveles 2 son semejantes.

La fuente de alimentacion se conecta a la plaqueta de Nivel 1 por el conector J3, un conector de 6 vias a 0.1 de pulgada tipo Methode 1300-006-426 o Molex 2695-06.
Los dos pines exteriores del conector van al positivo de la fuente. Los dos pines interiores del conector van a la masa de la fuente. Los dos pines que quedan no se conectan. (Ver Fig.) Se deben utilizar los cuatro pines para alimentar el Nivel 1, lo que implica que el conector hembra tendra cuatro cables.

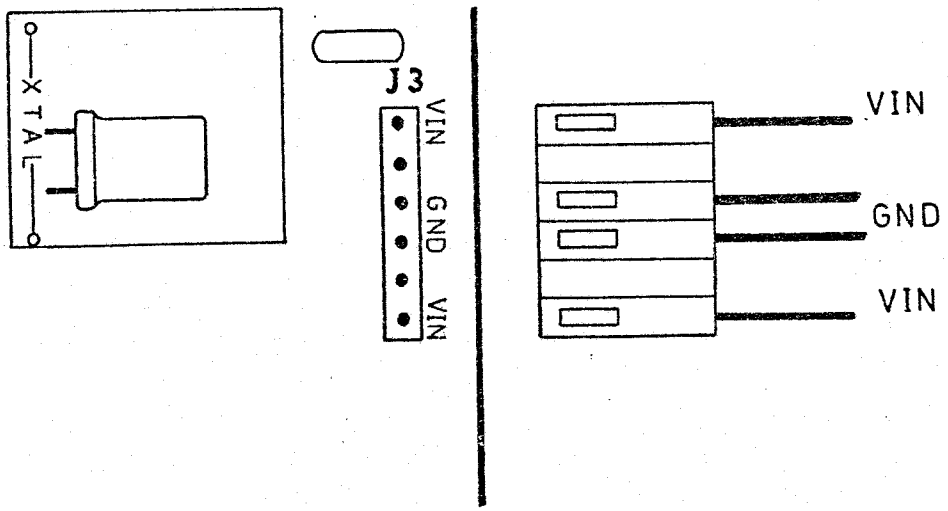


Fig 1. Vista del conector J3 del Nivel 1 (superior).

Conexionado del Cassette:

El Nivel 1 se conecta al grabador de cassette por medio del conector J5, de ocho vias tipo Methode 1300-008-426 o Molex 2695-08. Tres de las vias son para entrada y salida de audio, otras dos para encender y apagar el grabador. Los tres pines restantes son para hacer un puente para el cambio de fase.

La salida de audio del Nivel 1 es por el pin 4, y va a la entrada de microfono del grabador.

La entrada de audio es por el pin 6 del conector, y viene de la salida para auricular del grabador.

La masa para estas dos senales esta en el pin 5.

Los pines 7 y 8 son la llave para encender y apagar el grabador. Esta llave esta totalmente aislada del equipo.

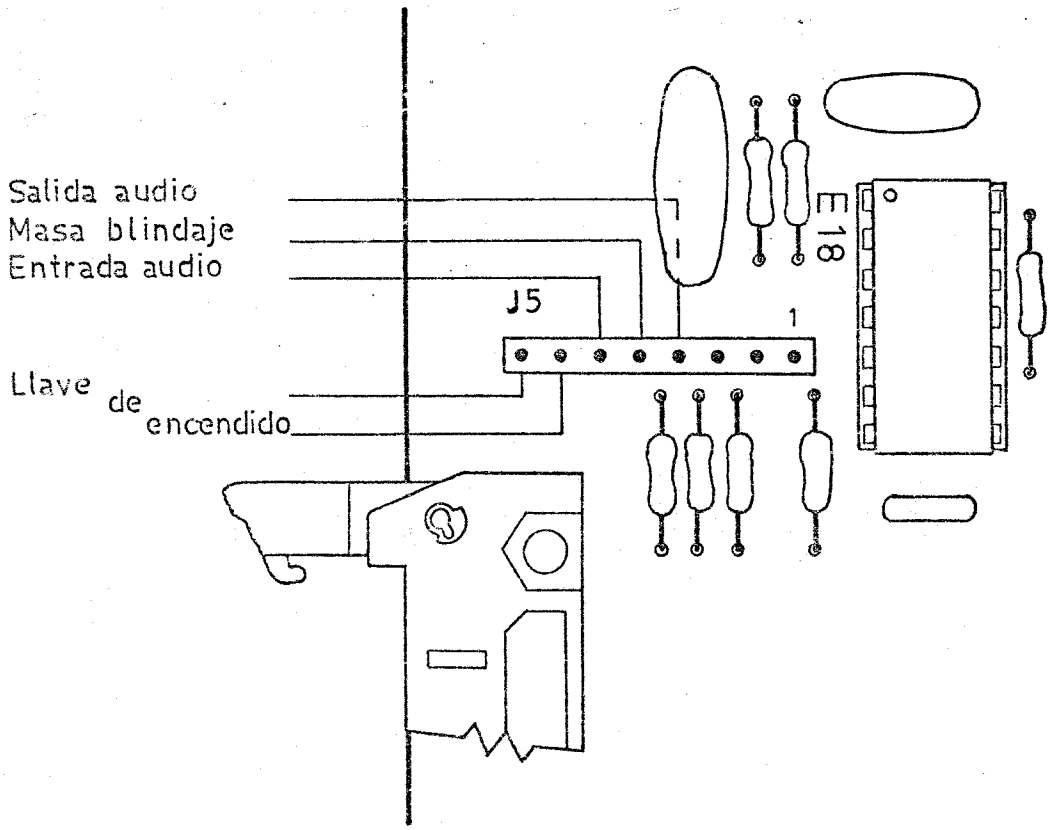


Fig 2. Vista superior del conector J5.

Puesta en marcha del Cassette:

Una vez conectado el grabador de cassette, se deben probar las rutinas de Read y Write del cassette (ver Manual de Usuario).

Si el grabador no funciona despues de RESET (habiendo conectado la llave de control remoto), se debe invertir la llave. Esto se hace por medio de dos puentes en el lado 'Solder' de la plaqueta (NC y NO) cercanos al integrado E27. Viene conectado en NC (normalmente cerrado). Si el grabador necesita que la llave sea normalmente abierta, se debe desoldar el NC y soldar el NO (normalmente abierto).

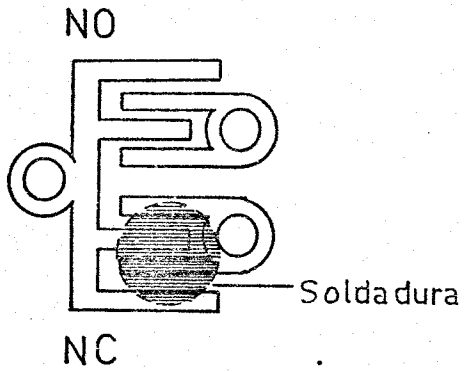


Fig 3. Vista inferior del puente NO-NC.

Una vez que el grabador se encienda y apague correctamente al correr las rutinas de Read y Write, se debera conectar un puente para la correccion de fase.

Al recuperar datos del cassette, algunos grabadores invierten la fase de los datos grabados. Para corregir esto estan los pines 1, 2 y 3 del conector J5.

La senal recuperada y convertida a niveles logicos esta presente en el pin 1, y esta misma, pero invertida en el pin 3. El pin 2 es la entrada SID de la CPU, que se utiliza como entrada para la recuperacion de datos.

Se prueba conectando el pin 1 con el 2. Si no recupera, se cambia conectando el pin 2 con el 3.

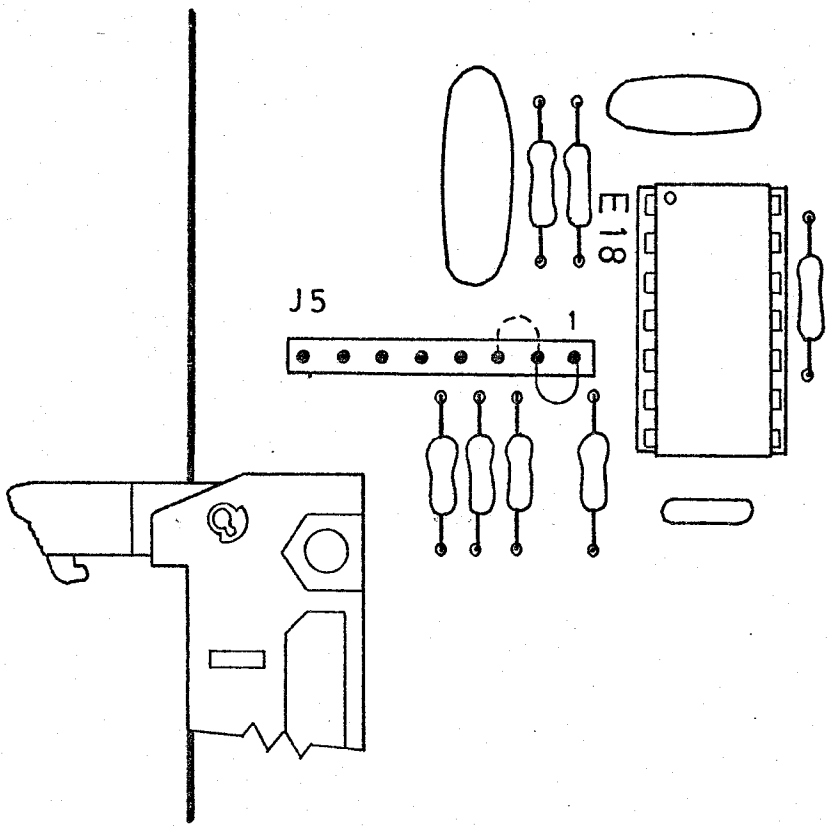


Fig 4. Diagrama de la entrada de Cassette.

El grabador debe tener su volumen ajustado a 3/4 del volumen total. Si se detectan errores durante la recuperacion, se debe probar variando levemente el volumen del grabador.

Una vez que funcione correctamente, no hace falta tocar el control de volumen ni el puente para la correccion de fase.

Puesta en funcionamiento del Prom Programmer de 2716:

El Prom Programmer viene calibrado y no deberan cambiarse los presets de tension de programacion (Vpp) ni de tiempo de programacion (Tpw).

Al conector J2 se le debe conectar un transformador de 24 volts, 250 mA aproximadamente. El conector J2 es de tres vias separadas a 0.1 de pulgada, tipo Methode 1300-003-426 o Molex 2695-03.
La tension entra por los pines externos del conector.

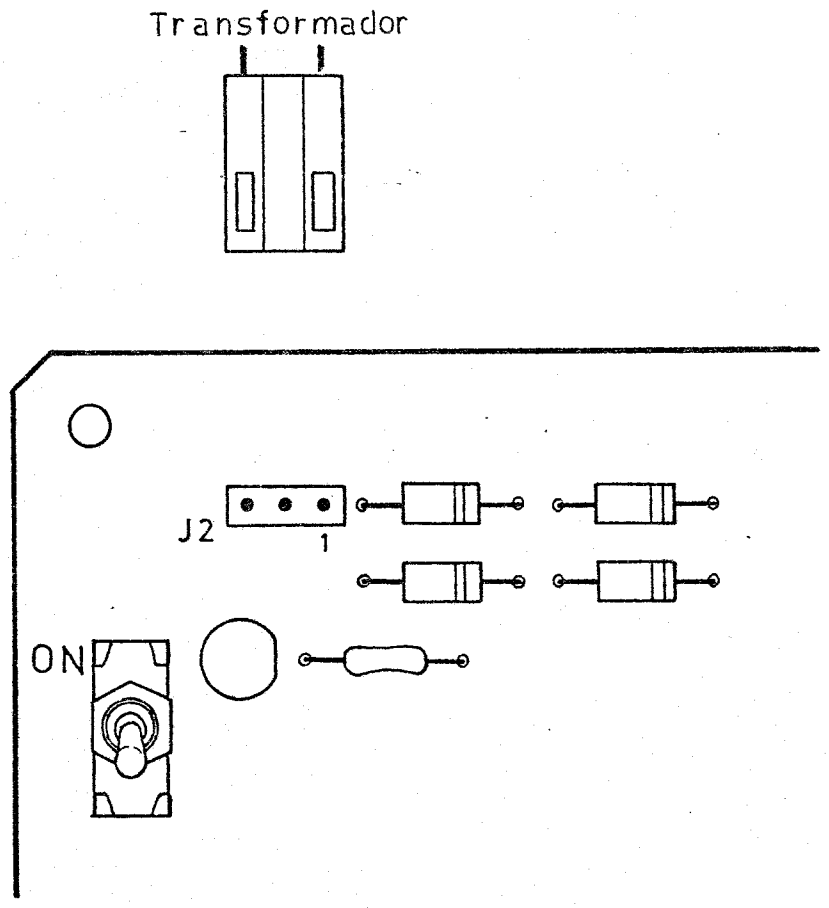


Fig 5. Vista superior del conector J2.

La llave LL1 conecta y desconecta la tension de programacion. El LED que esta a su costado indica si la tension de programacion esta conectada.

Si se desea colocar la EPROM a grabar con el equipo encendido, se debera oprimir la tecla de RESET mientras se la inserta. Se procede de igual manera para extraerla.

Instrucciones para el uso del Prom Programmer.

Cuando se desee realizar la grabacion de una Eprom 2716 utilizando el Prom Programmer del Nivel 1 es aconsejable proceder de acuerdo a las siguientes indicaciones:

Con el equipo apagado, conectar el transformador de 24 volts (tension de programacion), luego poner la llave de encendido de dicha tension en la posicion ON, se debe observar que el LED de tension de programacion se encienda. Ahora se puede proceder a encender el equipo. Luego teniendo oprimida la tecla de RESET insertar la Eprom 2716 en el zocalo correspondiente.

Hecho esto se puede comenzar a preparar el buffer con los datos a grabar en la Eprom.

Cuando se desee apagar la tension de programacion, extraer primero la 2716, oprimiendo siempre la tecla de RESET, y luego cambiar la llave a la posicion OFF.

Utilizacion de las Interrupciones y Hold:

Las interrupciones RST 5.5, RST 6.5, RST 7.5, INT y la senal de HOLD estan cableadas a masa por los puentes P1. Si se cambian los puentes, se las conecta al conector J1.

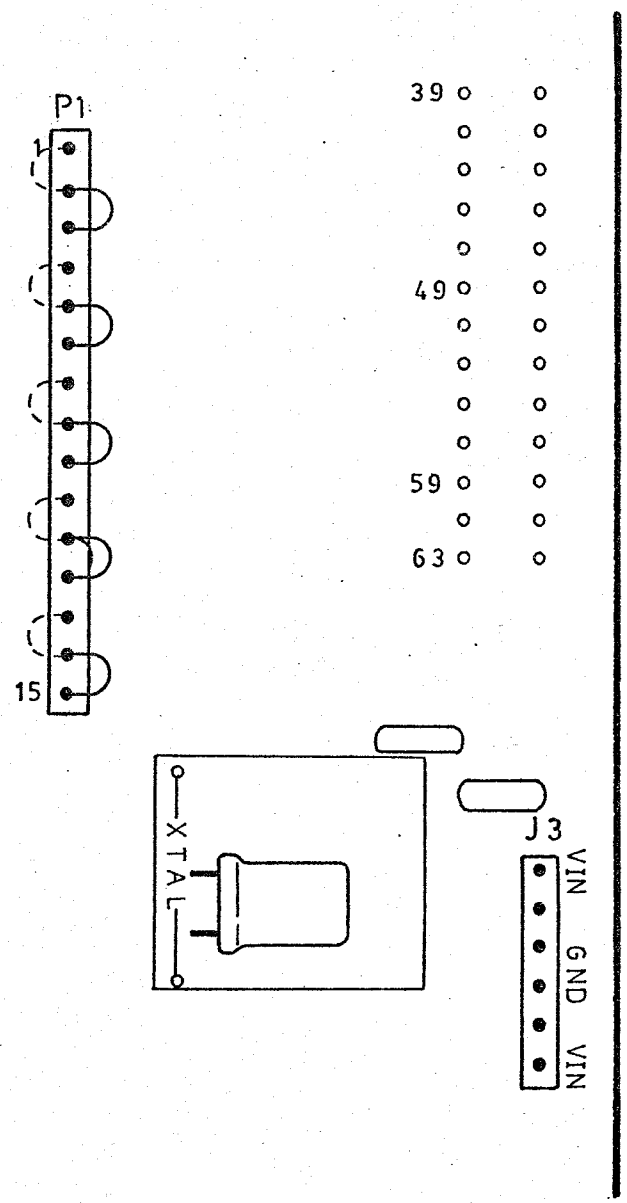


Fig 6. Vista superior de los puentes P1.

Para mas informacion, ver hoja de datos del 8085 y circuito del RMK/85, Nivel 1.

La CPU:

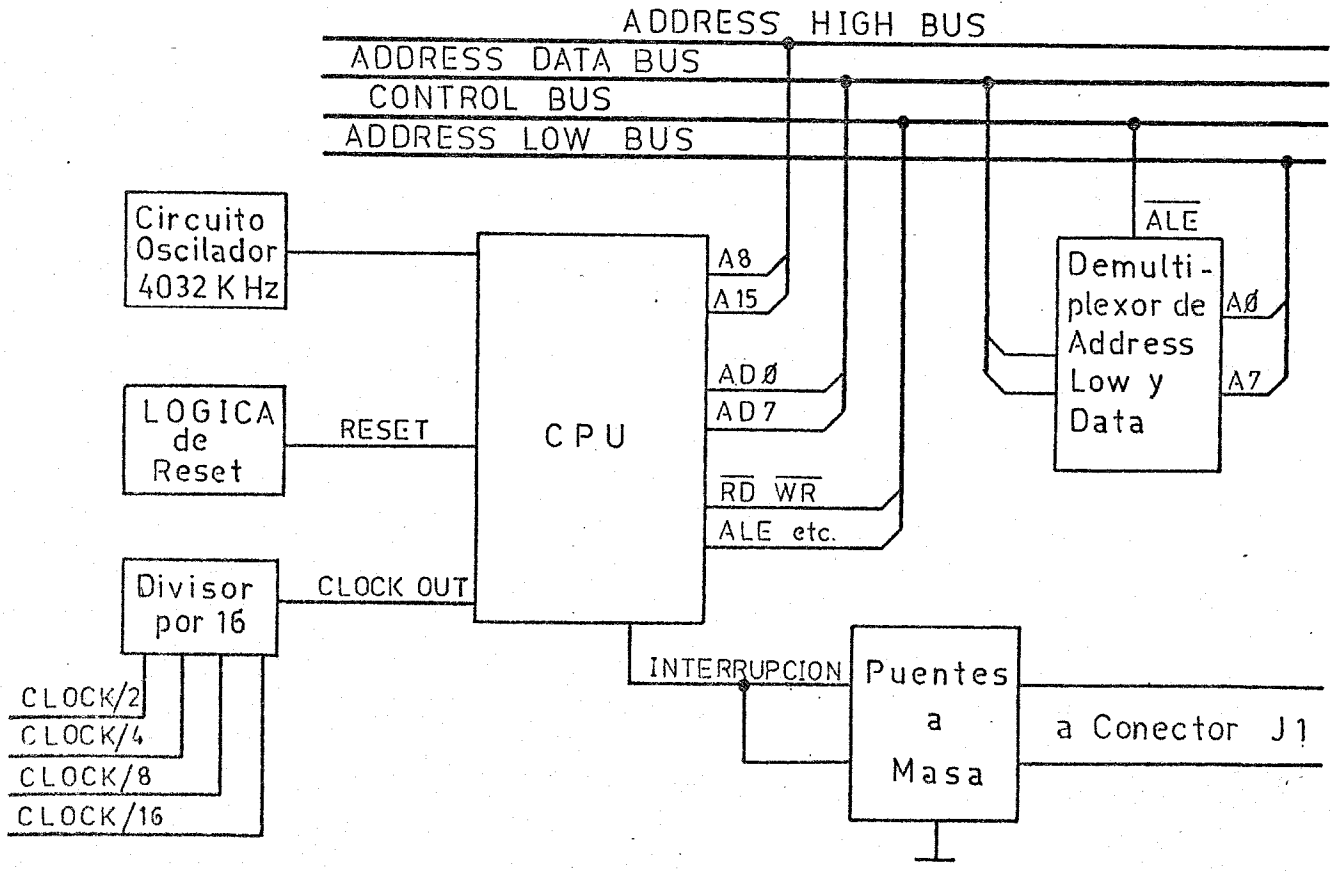
El RMK/85 utiliza como CPU un microprocesador 8085 trabajando a una frecuencia de clock de aproximadamente 2 MHz. La frecuencia de clock esta dada por un cristal colocado en el circuito oscilador de la CPU (pines 1 y 2). La frecuencia de clock es la mitad de la frecuencia del circuito oscilador. La salida de CLK va a un 7493 (E19) divide por 16.

El RESET de la CPU esta generado por un circuito RC (R29 y C29) con una constante de tiempo de 50 ms.

Las interrupciones RST 5.5, 6.5, 7.5, e INT, y la senal HOLD, entran a la CPU desde el conector J1 a traves de los puentes de P1. Estos estan inhabilitados (conectados a masa). El usuario debe cambiar el cableado para poder utilizarlas (ver Utilizacion de la Interrupciones).

El Data Bus (Address Data, pines 12 a 19 de la CPU) se conecta directamente a la ROM, RAM, I/O, conector J1 y tambien al LATCH E9 (74LS374) que demultiplexa el Address Low (A0-A7). Este es utilizado por las ROM, RAM, llaves de RUN/SS, RAM/ROM y el conector J1.

La senal ALE (Address Latch Enable) es invertida por E13 (74LS04) para el LATCH E9, que latchea en el flanco descendente de ALE, para obtener el Address Low. El Address High (A8-A15) va directo a las ROM, RAM, el selector de Address y el conector J1.



Descripcion tecnica del Nivel 1 de RMK/85.

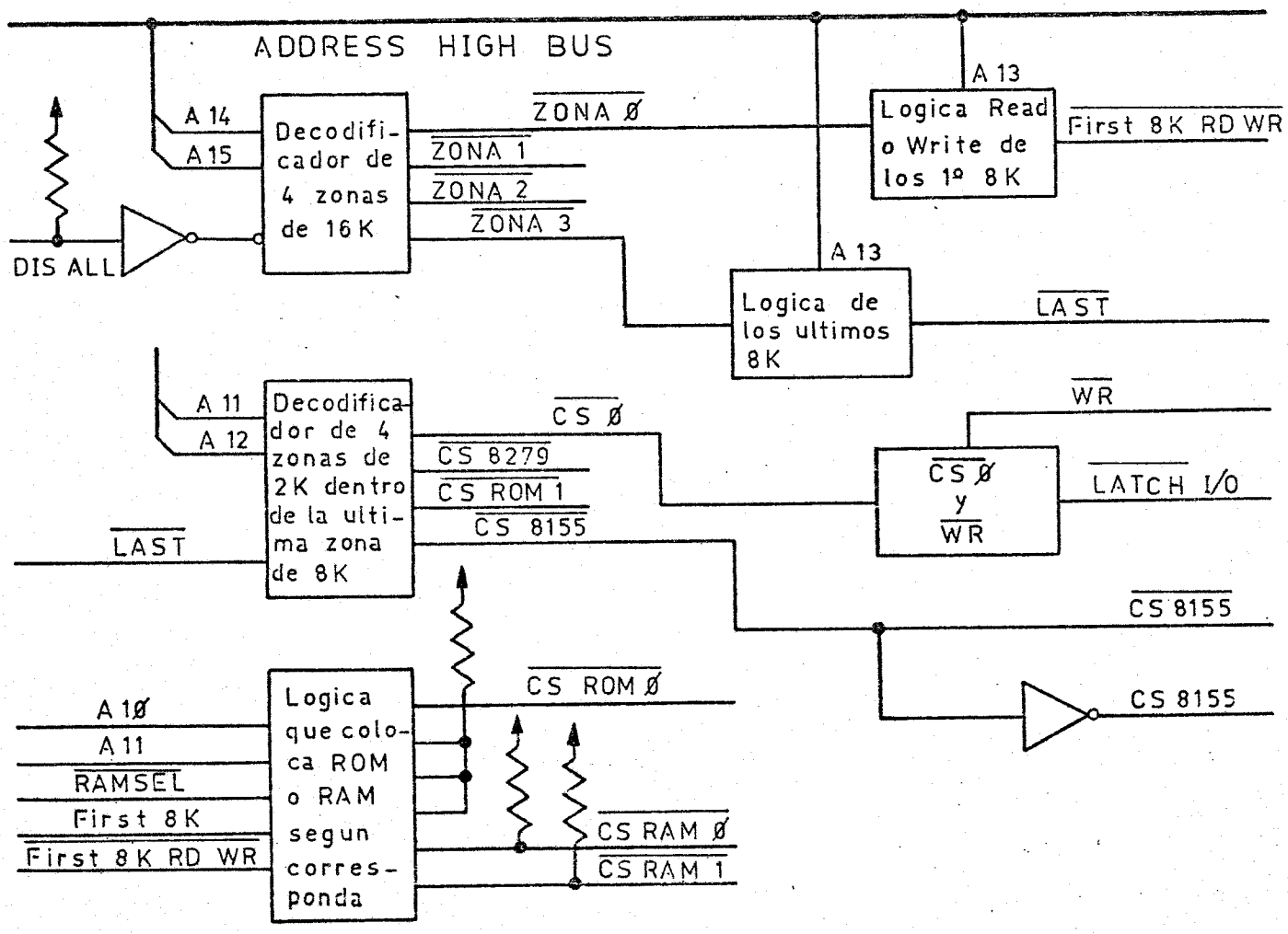
El Selector de Address:

El selector de Address decodifica las direcciones para las ROM, RAM, e I/O.

Una parte de E20 (74LS139) decodifica cuatro zonas de 16K (zona 0/, zona 1/, zona 2/, zona 3/). Estas senales van al conector J1. Zona 0/ se divide en 2 para separar los primeros 8K (First 8K/). Cona esta senal (First 8K), A10 y A11 en E10 (74156) se decodifican cuatro zonas de 1K que se utilizan para la ROM del programa Monitor y las RAM de usuario, que ocupan la zona de memoria desde la direccion 0000h en adelante. Estas direcciones se repiten a partir de la direccion 1000h.

Zona 3 se divide en dos para obtener la senal LAST/ que decodifica los ultimos 8K (E000h-FFFFh). Esta senal, junto con A11 y A12, decodifican, en la otra mitad de E20, cuatro zonas de 2K (CS0, CS8279, CSROM1, CS8155) que se utilizan para I/O, ROM y RAM del programa Monitor.

Ver en la figura 2 el mapa de memoria del Nivel 1.



```
Memory                          I/O

0000    ----------------        00
        |ROM      RAM     |
07FF    |Monitor Usuario  |     07
        |         -------|
1000    |-------          |     10     First 8K/
        | Zona 0          |
2000    |                 |     20
        |                 |
3000    |                 |     30
        |                 |
4000    |-----------------|     40
        |                 |
5000    |                 |     50
        |                 |
6000    | Zona 1          |     60
        |                 |
7000    |                 |     70
        |                 |
8000    |-----------------|     80
        |                 |
9000    |                 |     90
        |                 |
A000    | Zona 2          |     A0
        |                 |
B000    |                 |     B0
        |                 |
C000    |-----------------|     C0
        |                 |
D000    |                 |     D0
        | Zona 3          |
E000    |-----------------|     E0
        |ROM/RAM RUN/SS   |
E800    |-----------------|     E8
        |   8279          |
F000    |-----------------|     F0     Last/
        | ROM Prom Prog.  |
F800    |-----------------|     F8
        | RI/O 8155       |
10000   |_________________|    100
```

Fig 2.

9

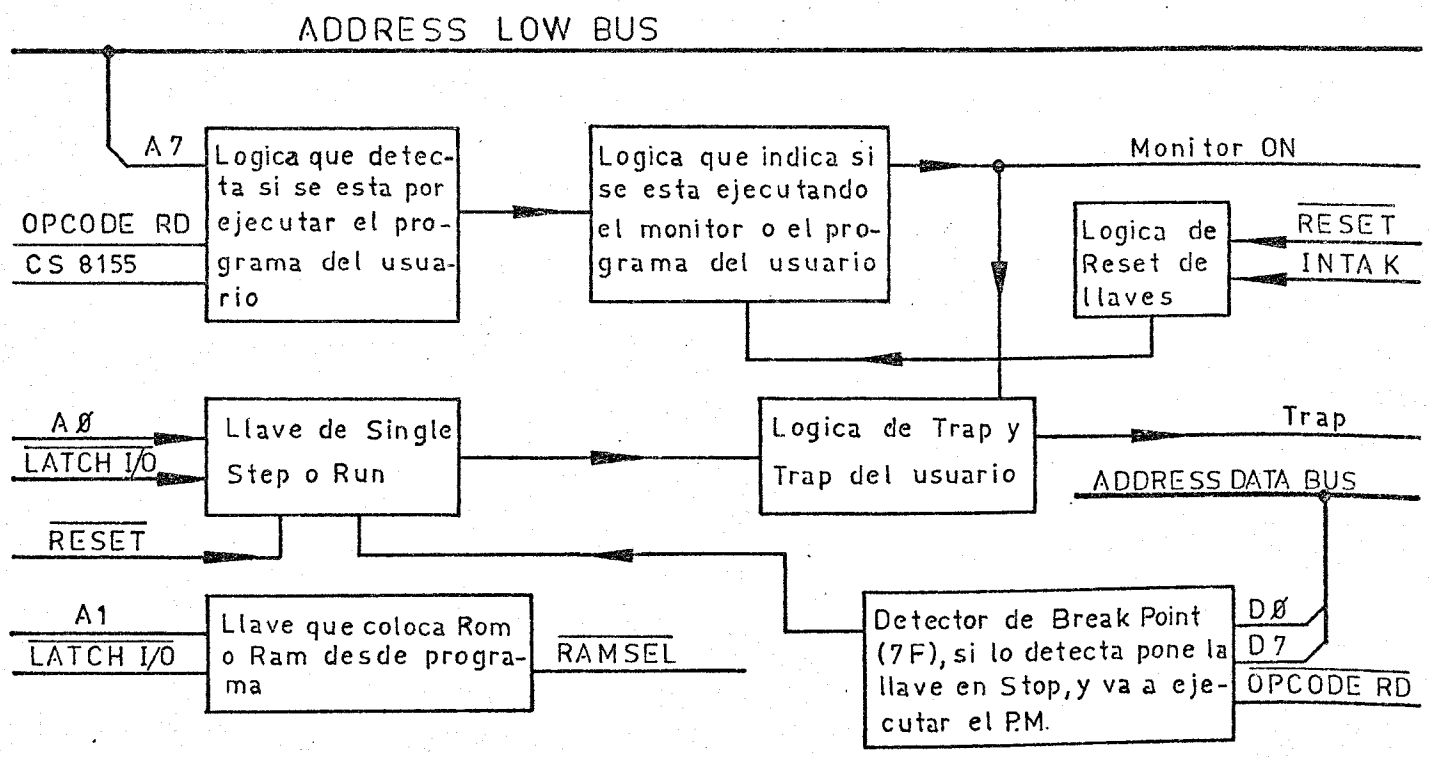
Logica de Entrada/Salida:

Esta logica permite al Programa Monitor (PM) ir al Programa de Usuario (PU), cuando el usuario oprime la tecla RUN; o ir del PU, al PM cuando el usuario oprime STOP. Tambien permite al PM reemplazar la ROM de la 0000h por la RAM de la 0000h mediante la llave ROM/RAM (pin 2 de E26), o poner el Kit en modo paso a paso, mediante la llave SS/RUN (pin 2 de E24).

Cuando el PM va a ejecutar el PU, el PM pone la llave en RAM y salta a la direccion del PC de usuario. En el momento del salto, se desactiva la senal Monitor ON/, que indica al usuario y al hardware que la CPU esta ejecutando el PU.

Cuando se oprime la tecla de STOP, se pone en SS la llave de SS/RUN. Esta llave tambien puede ser invertida por E27 (8031), que decodifica un 'MOV R,R', cuando se instala un Break-Point. Al ponerse en SS, se genera una senal de TRAP durante el proximo Opcode Read, si Monitor ON/ = 1. La interrupcion TRAP, causa un llamado a subrutina a la direccion 24h, previa inversion de la llave ROM/RAM. En el momento de ejecutar la instruccion en la 24h, ya esta habilitada la ROM del Programa Monitor, y comienza su ejecucion.

El integrado E27 es un comparador de 6 bits, que esta colocado sobre el Data Bus, y se habilita con un Opcode Read. Si la instruccion es un 'MOV R,R', invierte la llave SS/RUN. Esto lo utiliza el PM para detener la ejecucion del PU, si el usuario lo desea (ver instalacion de Break-Points en el Manual del PM).



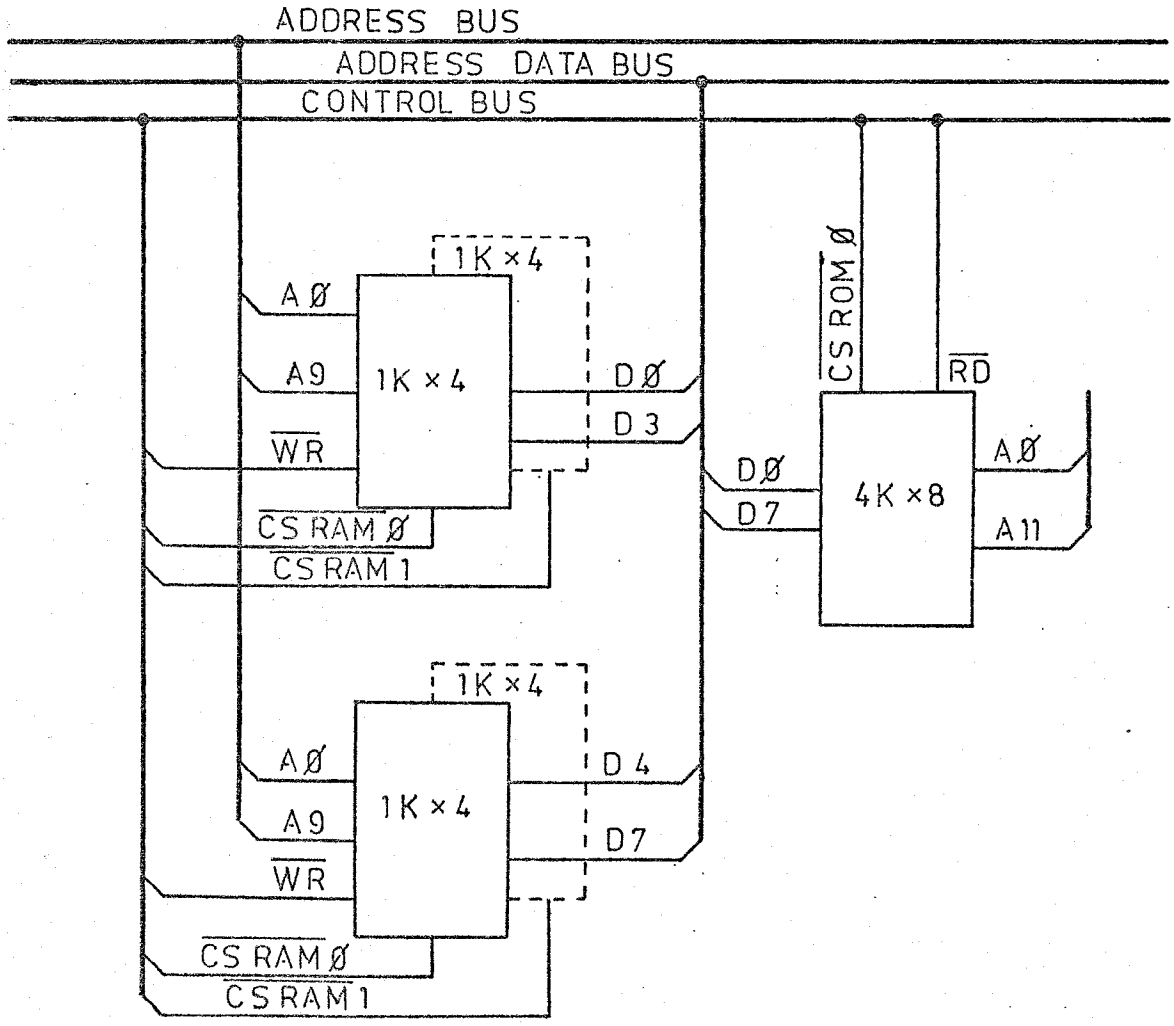
ROM y RAM:

El RMK/85 tiene el Programa Monitor en una EPROM 2732 (E5), decodificada desde la direccion 0000h hasta la 1000h. Esta no puede ser leida desde teclado, por la logica descripta anteriormente.

Tambien tiene un zocalo para EPROM 2716 (E6), decodificado para la direccion F000h-F7FFh. Esta ROM es la misma que la del Prom Programmer (ver capitulo del Prom Programmer), y puede ser utilizada por el usuario.

El RMK/85 tiene RAM para el usuario desde la direccion 0000h hasta la 07FFh. Estos 2K de RAM son para uso exclusivo del usuario. Esta formada por E1, E2, E3 y E4 (2114), que son RAM de 1K x 4 bits.

Es importante que cuando se utilice un Nivel 2, se saquen estos integrados del Nivel 1.



Descripcion tecnica del Nivel 1 de RMK/85.

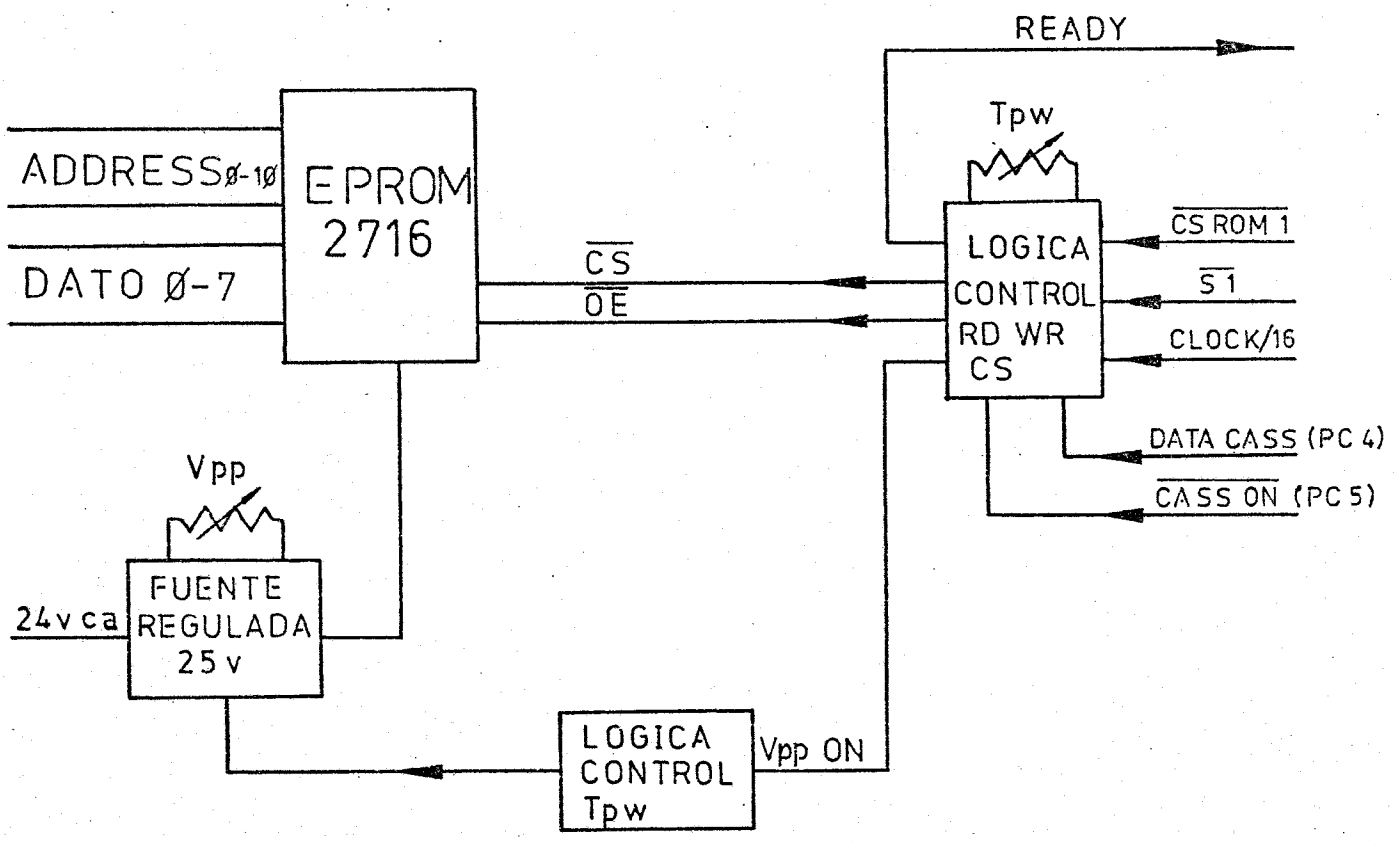
Prom Programmer:

La ROM a grabar esta conectada directamente al Data y Address Bus de la CPU, lo cual permite al usuario utilizarla para ejecutar un programa de usuario sobre la misma.

Por el conector J2 entran 24V AC para la tension de programacion (Vpp = 25V). Un LM317 regula los 25V de Vpp. Estos 25V son conmutados por Q1 y Q2 (ver circuito del Nivel 1). La Vpp puede ser ajustada por el preset 'Vpp'.

El timing de la programacion esta dado por E8 (74123), y calibrado por el preset 'TPW'. El integrado E8 genera un pulso de 50ms (PULS PRG).

Al grabar una ROM, el programa enciende la tension de programacion (PC5 del 8155 = 1), luego escribe en la direccion a grabar de la ROM. Al escribir entre las direcciones F000h y F7FFh, el hardware pone a la CPU en estado de WAIT, durante un tiempo superior a 50ms, dado por PULS PRG.



Entrada/Salida:

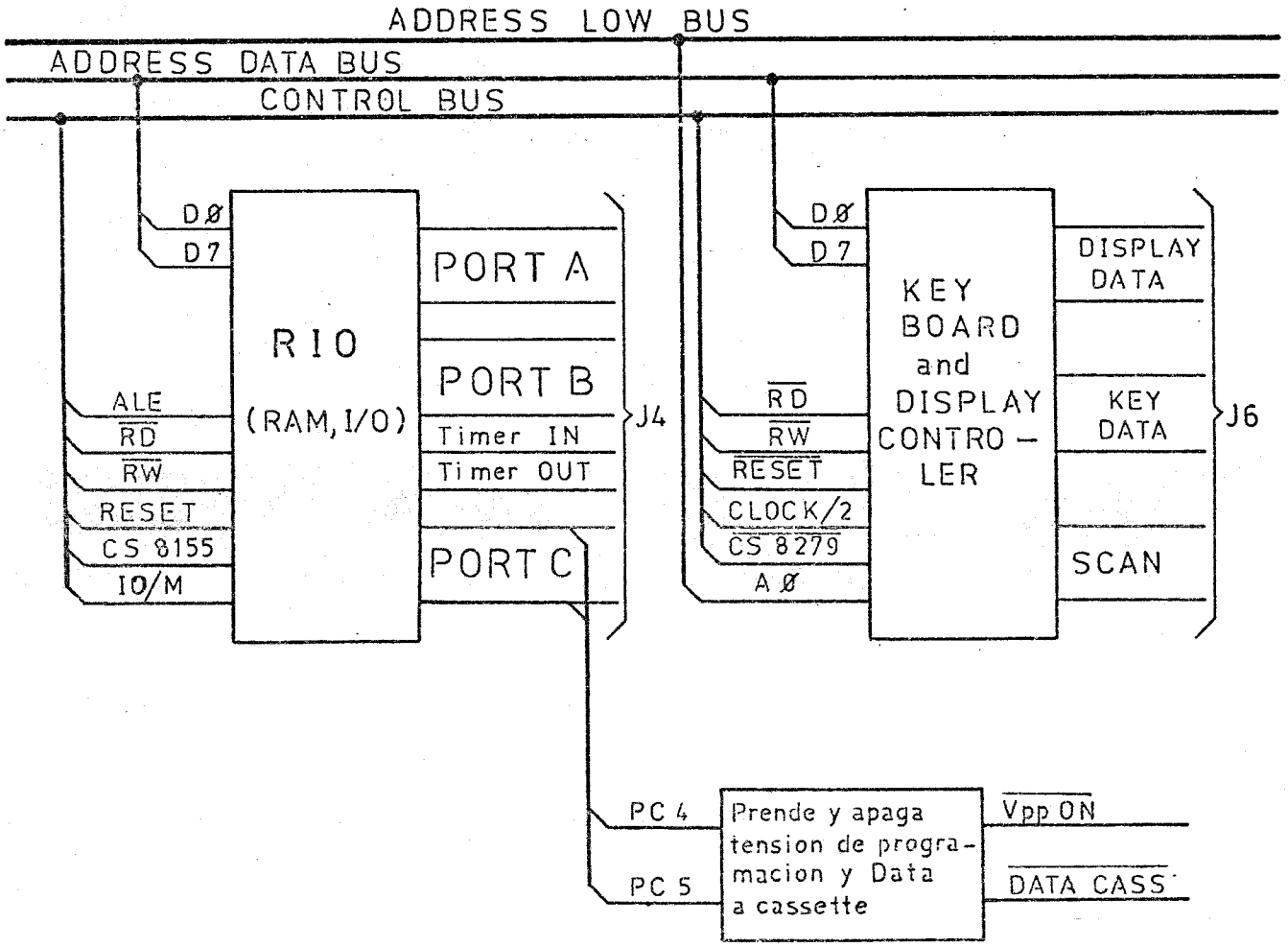
Como integrado de I/O encontramos un 8155 (E14), y un 8279 (E23).

El 8155 es un RI/O (Ram, Input y Output). La RAM del mismo es utilizada por el Programa Monitor. Esta RAM esta repetida varias veces, desde la F800h hasta la FFFFh.

El Input/Output del 8155 esta decodificado desde la F8h hasta la FFh. Los bits 4 y 5 de Port C esta utilizados por el Prom Programmer y el Cassette. Los demas bits pueden ser utilizados por el usuario.

El 8279 maneja los 6 digitos y 16 leds del display, las 19 teclas, y la llave de SS. Se conecta al teclado por medio del conector J6.

Para mas informacion, ver las hojas de datos del 8155 y 8279.

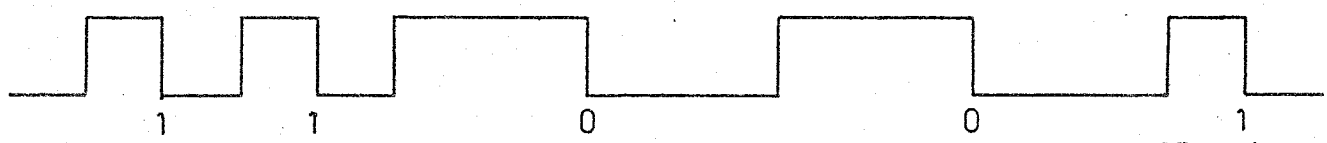


Descripcion tecnica del Nivel 1 de RMK/85.

La Interfase a Cassette:

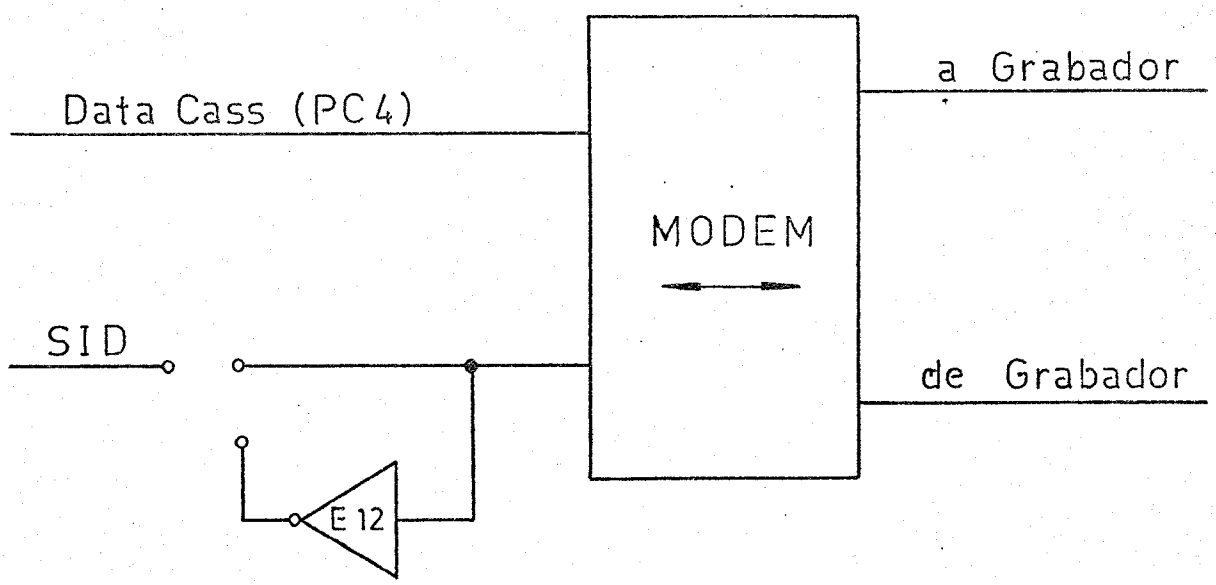
La interfase a cassette esta compuesta por un amplificador operacional del tipo Norton (LM3900). Se utilizan solo dos secciones de este integrado.

El metodo de grabacion es por duracion de ciclo. Sobre la cinta se graba un pulso corto para un '1', y un pulso 2,5 veces mas largo para un '0'.



El grabador de cassette se conecta mediante el conector J5. Los datos recuperados pasan por J5 y por E22 (7404) para corregir el cambio de fase del grabador, y entran a la CPU por SID.

El dato al grabador sale por PC4 del 8155 (pin 2 de E14), pasando a traves de E18 para conformar la senal y adaptar niveles.



Descripcion tecnica de las senales del conector J1.

Nombre	Descripcion
+5 volts	Regulados por el LM340T5.
GND	Masa del equipo.
D0-D7	Data Bus, directo de la CPU. (Ver hoja de datos del 8085).
A0-A7	Address low demultiplexado por E9. (Ver hoja de datos del 8085).
A8-A15	Address high directo de la CPU (Ver hoja de datos del 8085).
DISALL	Inhabilita todos los perifericos sobre el Nivel 1, a traves de E20. Si DISALL = 0 => ZONE0/=...=ZONE3/=1.
RAMSEL/	RAMSEL/=0 indica que la RAM de la direccion 0000h esta habilitada. RAMSEL/=1 indica que esta habilitada la ROM del programa monitor.
FIRST-8K/	Indica que la presente direccion (en el Bus de Address) esta dentro de los primeros 8 Kbytes del espacio de memoria.
READ/	READ directo de la CPU. (Ver hoja de datos del 8085).
MEM/IO	Directo de la CPU. (Ver hoja de datos del 8085).
S0	Directo de la CPU. (Ver hoja de datos del 8085).
INTA/	Directo de la CPU. (Ver hoja de datos del 8085).
EXTRAP/	Si el usuario desea usar 'TRAP', esta senal se compuertea con MONITOR ON (Ver circuito). Es activa bajo, y solo se activa si el equipo esta ejecutando un programa de usuario.

15

Descripcion tecnica de las senales del conector J1.

RST 7.5
RST 6.5
RST 5.5

Directas de la CPU a traves de jumpers P1. Ver capitulo 1 (Utilizacion de Interrupciones).

SID

Esta entrada no se puede utilizar si esta conectado el conector del cassette en J5 (Ver circuito y capitulo 1).

HOLD

Ver RST 7.5 .

CLKOUT

Directo de la CPU. (Ver hoja de datos del 8085)

ZONE 0/

Cuando en bajo, indica que la direccion en el Bus de Address corresponde a los primeros 16 Kbytes del espacio de memoria, o I/O.

ZONE 1/
ZONE 2/
ZONE 3/

Igual a ZONE 0/, pero corresponden a otros espacios de 16 Kbytes.

MONITOR ON/

Cuando en bajo, indica que la CPU esta ejecutando el programa monitor (ie: la ROM esta habilitada en la 0000h).

RDorWR/

El OR de bajos de las senales RD/ y WR/. Ver circuito.

WRITE/

Directo de la CPU. (Ver hoja de datos del 8085).

ALE

Directo de la CPU (ver hoja de datos del 8085).

S1

Directo de la CPU (ver hoja de datos del 8085).

RESET

Directo de la CPU (ver hija de datos del 8085).

INT

Igual a RST 7.5 .

SOD

Salida directa de la CPU (ver hoja de datos del 8085).

Descripcion tecnica de las senales del conector J1.

HOLDA

Directo de la CPU (ver hoja de datos del 8085).

READY

Directo de la CPU con una resistencia de 'pull-up'.

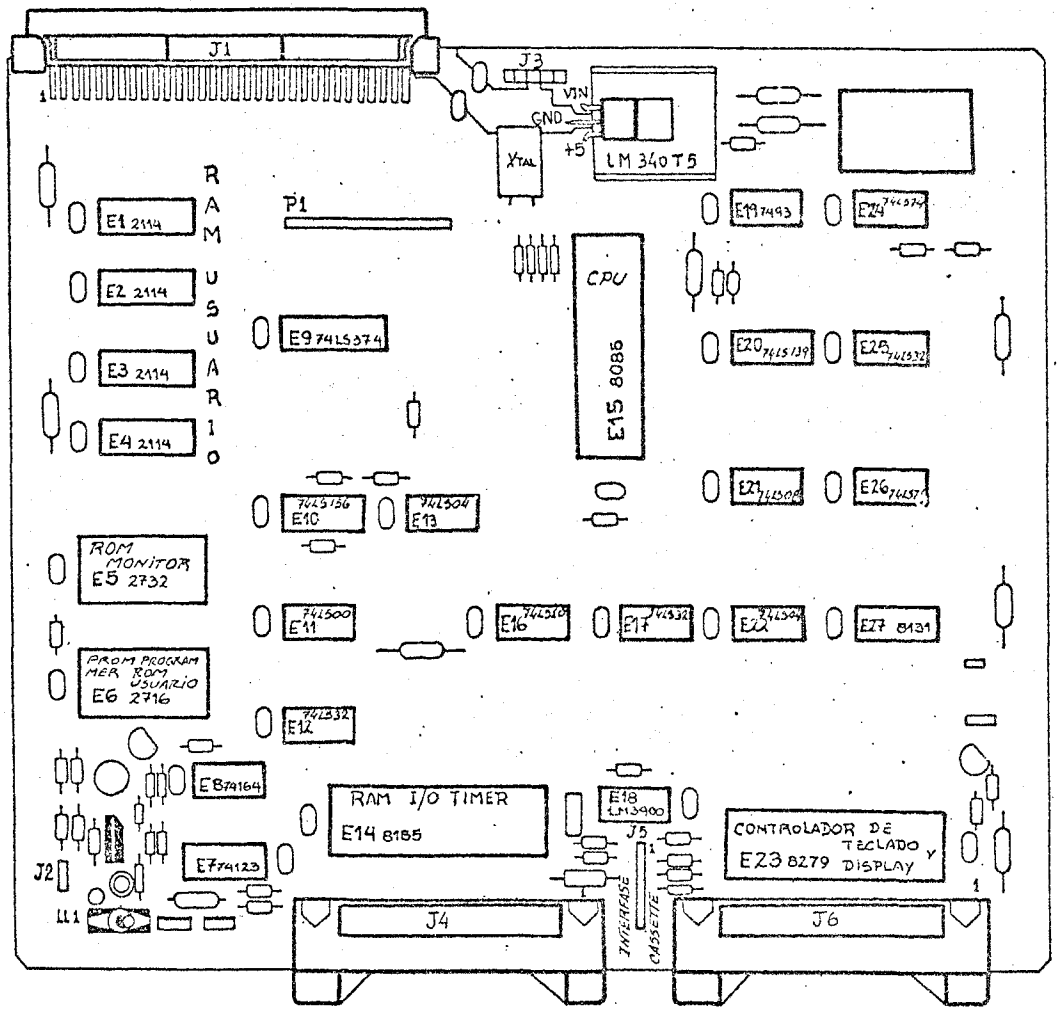
KITSEL/

Igual a la senal LAST/ (ver Descripcion tecnica.) Indica que el address presente en el Address Bus esta dentro de los 8 Kbytes mas significativos.

USERS X

Son vias libres para el usuario.

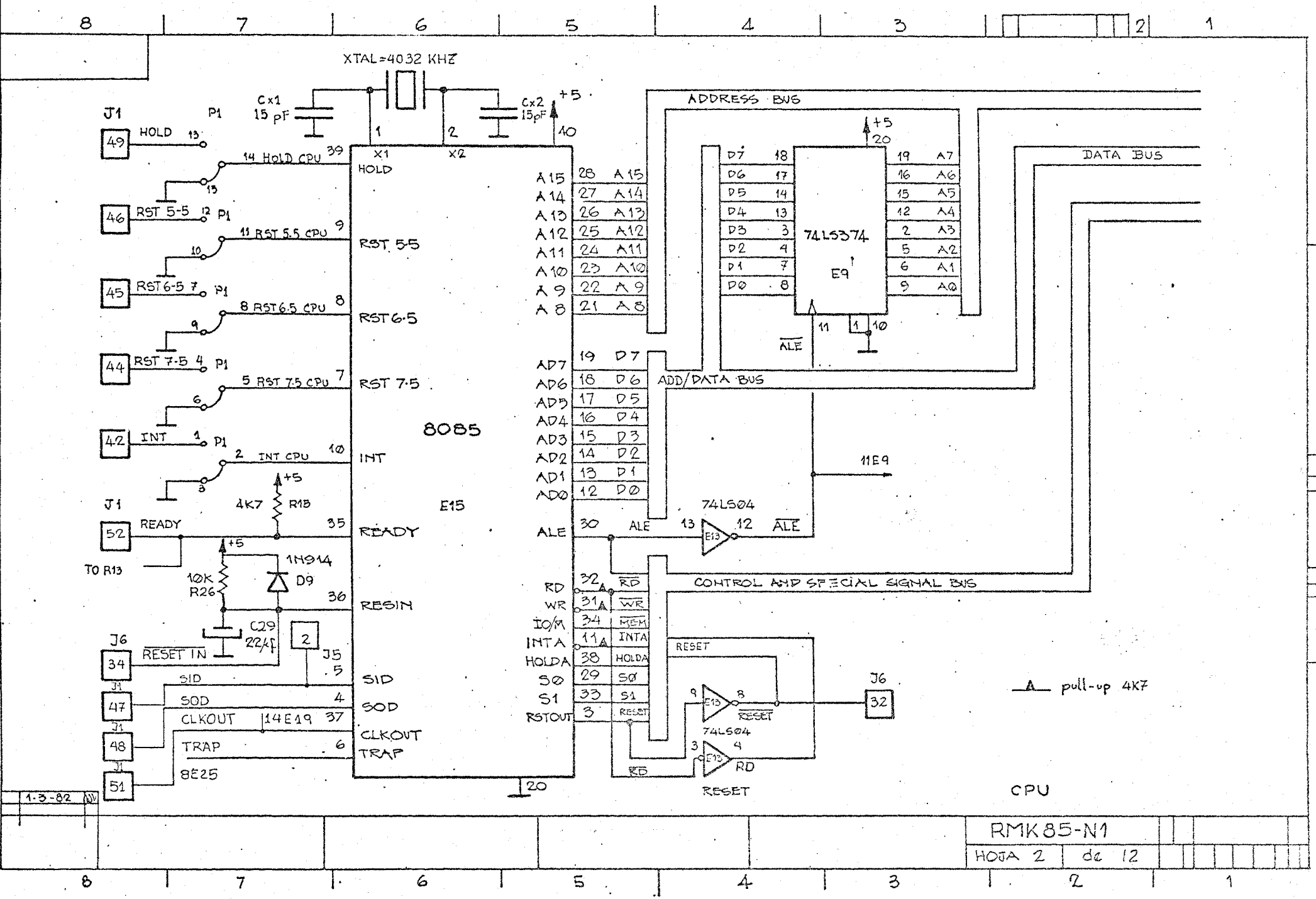
17

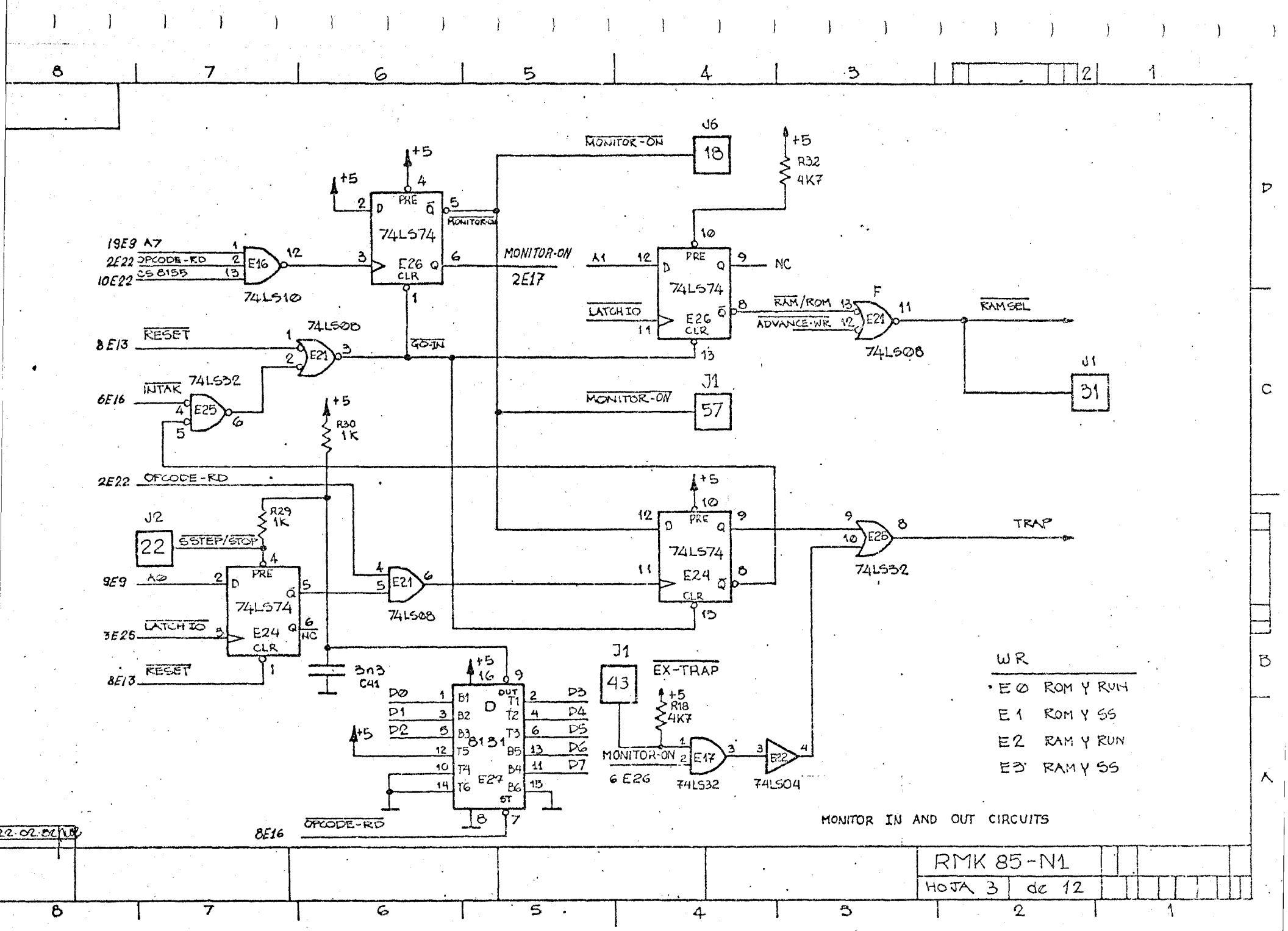


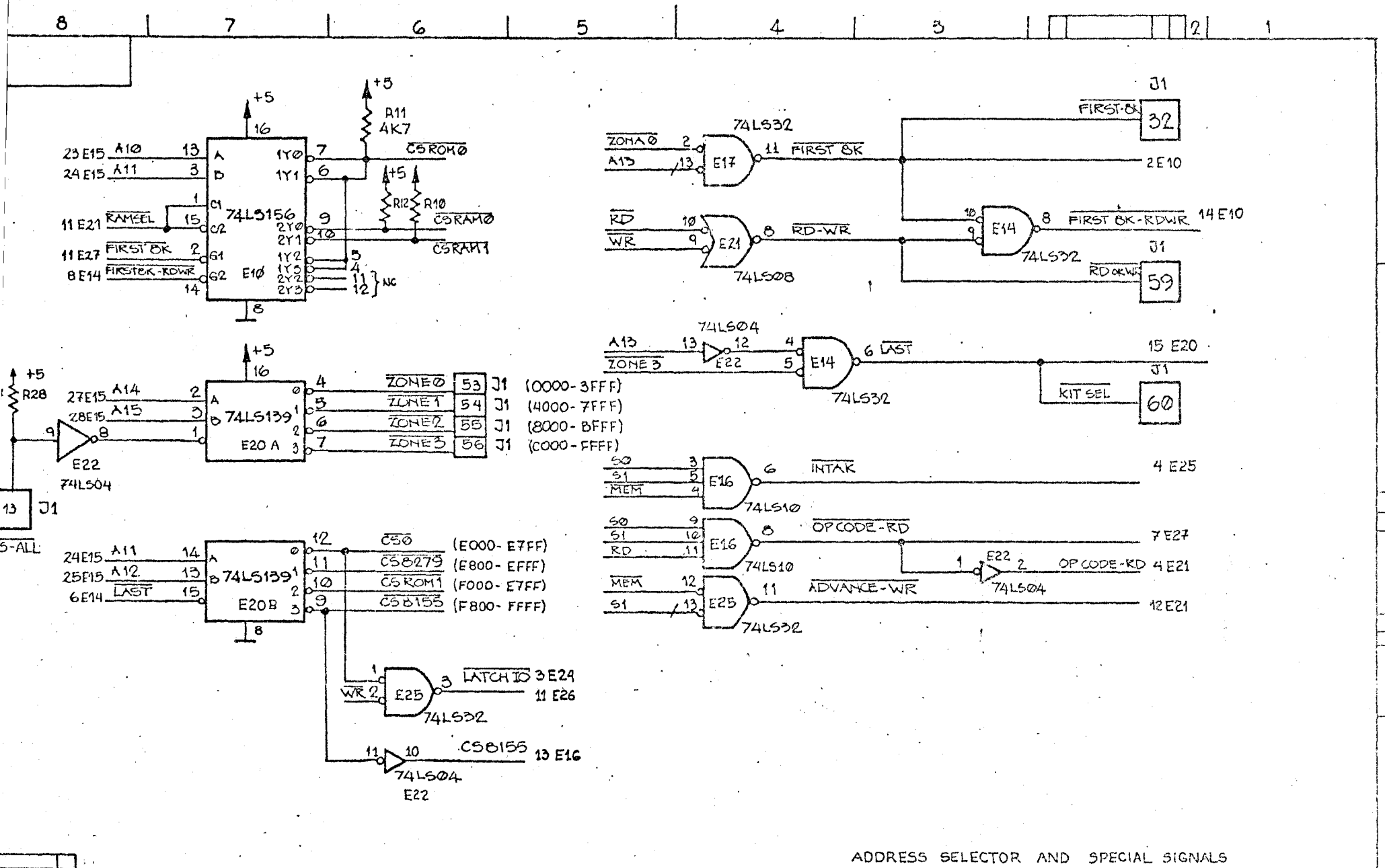
10-3-83

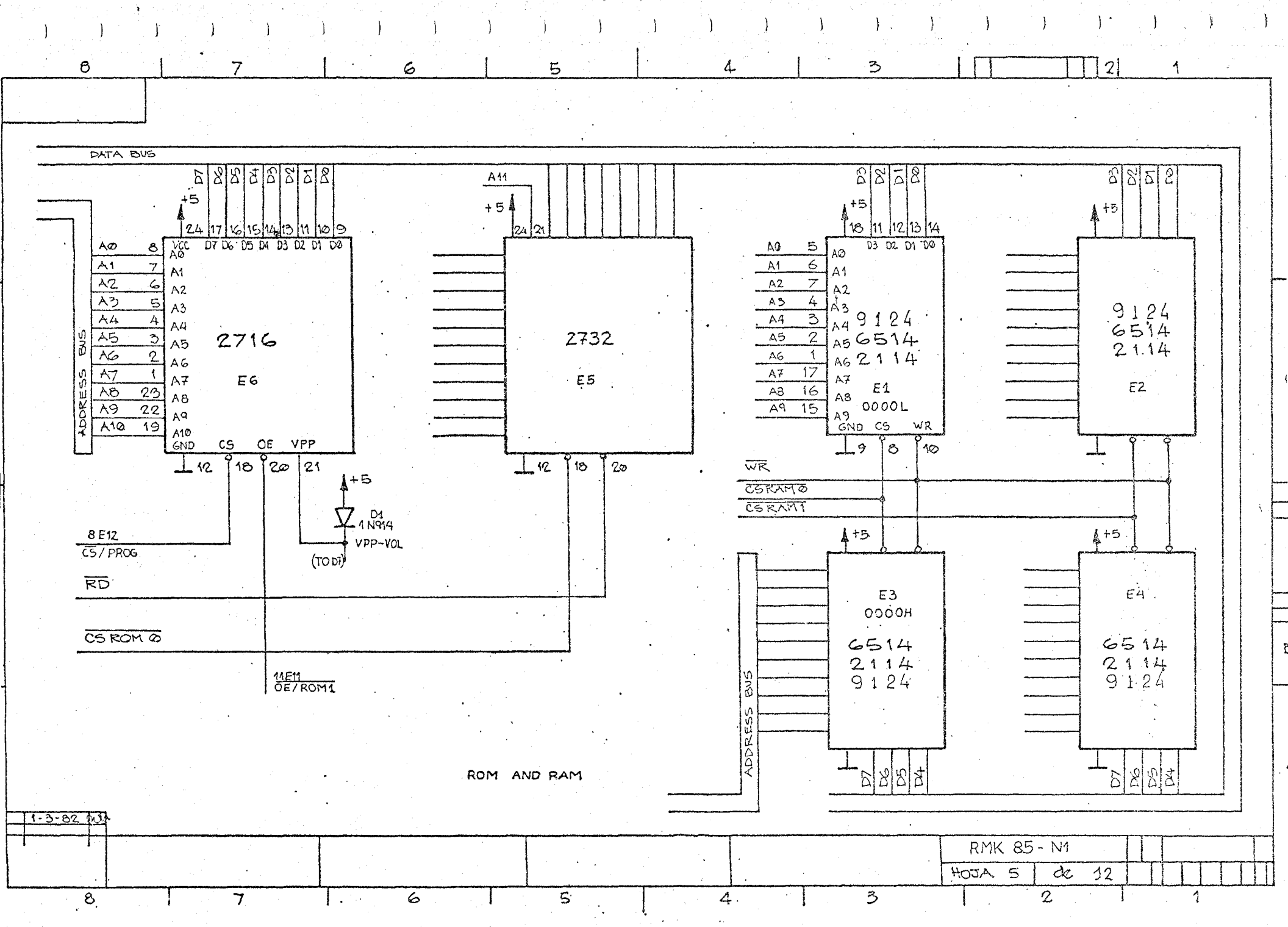
RMK 85-N1

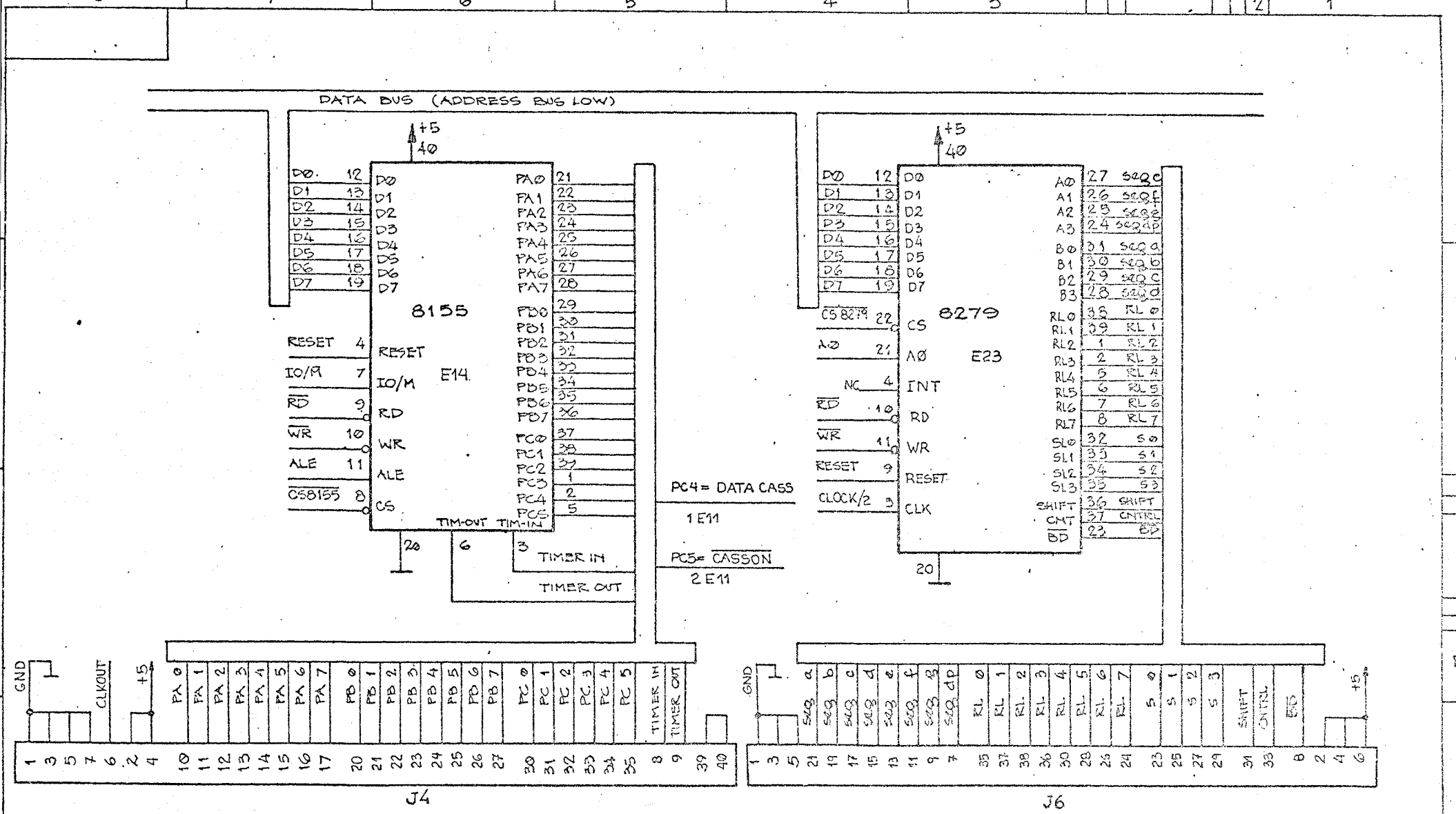
HOJA 1 de 12


XTAL=4032 KHZ
Cx1 15 pF
Cx2 15pF
+5
J1
P1
49 HOLD 13
14 HOLD CPU 39
46 RST 5-5 12 P1
11 RST 5.5 CPU 9
45 RST6-5 7 P1
8 RST6.5 CPU 8
44 RST 7-5 4 P1
5 RST 7.5 CPU 7
42 INT 1 P1
2 INT CPU 10
J1
52 READY
TO R13
4K7 R18
35
1N914
D9
10K R26
36
C29 22µF
J6
34 RESET IN
2
J5
5
J1
47 SID
J1
48 SOD 4
CLKOUT 14E19 37
TRAP 6
J1
51 8E25
X1
X2
HOLD
RST 5-5
RST 6-5
RST 7-5
INT
8085
E15
READY
RESIN
SID
SOD
CLKOUT
TRAP
20
ADDRESS BUS
DATA BUS
ADD/DATA BUS
CONTROL AND SPECIAL SIGNAL BUS
74LS374
E9
ALE
11E9
74LS04
E13
RESET
RD
J6
32
pull-up 4K7
CPU
1-3-82
RMK85-N1
HOJA 2 de 12


MONITOR-ON
J6
18
+5
R32
4K7
74LS574
E26
PRE
CLR
MONITOR-ON
2E17
19E9 A7
2E22 OPCODE-RD
10E22 CS 8155
E16
74LS10
RESET
8E13
74LS00
E21
GO-IN
INTAK
6E16
74LS32
E25
R30
1K
LATCH IO
A1
NC
RAM/ROM
ADVANCE-WR
F
RAMSEL
J1
31
57
2E22 OPCODE-RD
J2
22
SSTEP/STOP
R29
1K
9E9 A0
3E25 LATCH IO
8E13 RESET
E24
3n3
C41
E21
74LS08
TRAP
E26
74LS32
D0
D1
D2
D3
D4
D5
D6
D7
8131
E27
J1
43
EX-TRAP
R18
4K7
MONITOR-ON
6 E26
E17
74LS32
E22
74LS04
8E16 OPCODE-RD
WR
E0 ROM Y RUN
E1 ROM Y SS
E2 RAM Y RUN
E3 RAM Y SS
MONITOR IN AND OUT CIRCUITS
RMK 85-N1
HOJA 3 de 12


74LS156
E10
74LS139
E20 A
E20 B
74LS04
E22
74LS32
E17
E21
74LS08
E14
E16
74LS10
E25
R11 4K7
R12
R10
CS ROM0
CS RAM0
CS RAM1
RAMSEL
FIRST OK
FIRST OK-RDWR
ZONE 0
ZONE 1
ZONE 2
ZONE 3
CS0
CS8279
CS ROM1
CS8155
LATCH IO
LAST
KIT SEL
INTAK
OP CODE-RD
ADVANCE-WR
RD-WR
(0000-3FFF)
(4000-7FFF)
(8000-BFFF)
(C000-FFFF)
(E000-E7FF)
(E800-EFFF)
(F000-E7FF)
(F800-FFFF)
J1
ADDRESS SELECTOR AND SPECIAL SIGNALS
RMK85-M1
HOJA 4 de 12


DATA BUS
ADDRESS BUS
2716
E6
2732
E5
9124
6514
2114
E1
0000L
E2
E3
0000H
E4
D1
1N914
VPP-VOL
(TO D1)
8 E12
CS/PROG
RD
CS ROM 0
11E11
OE/ROM1
WR
CSRAM0
CSRAM1
ROM AND RAM
1-3-82
RMK 85 - N1
HOJA 5 de 12

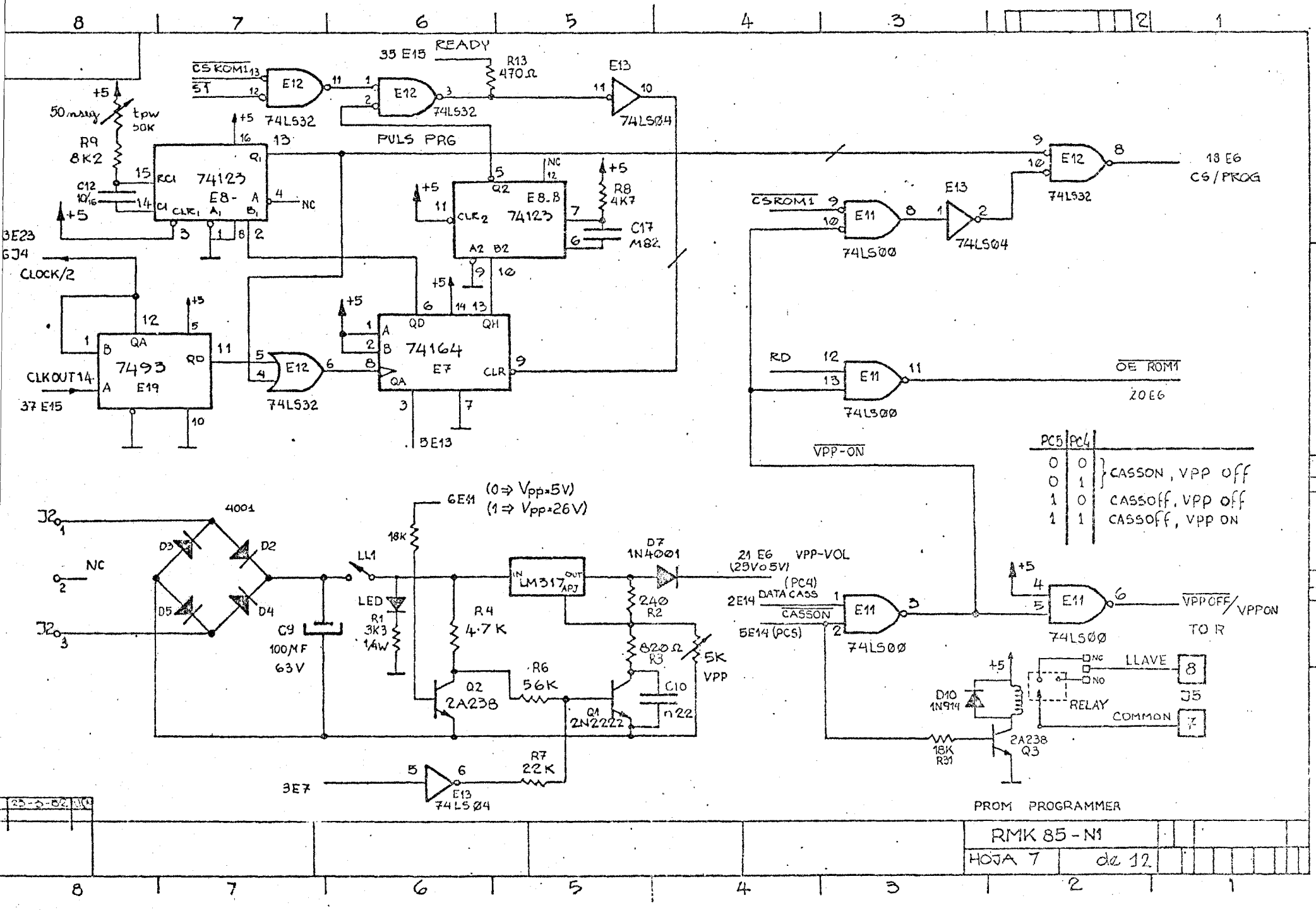


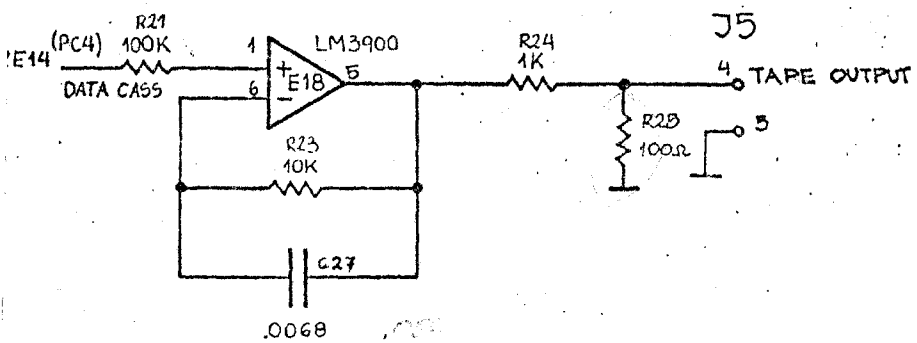
RAM I/O AND DISPLAY

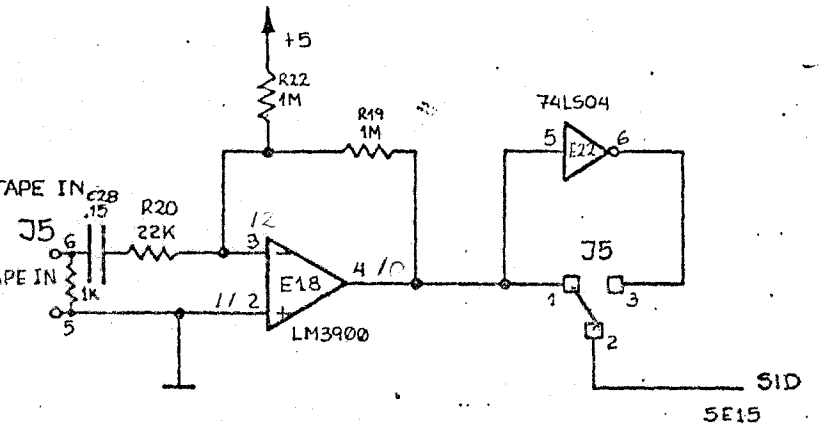
26-02-82

RMK 85-N1

HOJA 6 de 12


CSROM1
S1
E12
74LS32
35 E15
READY
R13
470Ω
E13
74LS04
50 nseg
tpw
50K
R9
8K2
C12
10/16
74123
E8-A
NC
PULS PRG
E8-B
R8
4K7
C17
M82
3E23
6J4
CLOCK/2
7493
E19
CLKOUT14
37 E15
74164
E7
5E13
18 E6
CS/PROG
E11
74LS00
RD
OE ROM1
20E6
VPP-ON
PC5 PC4
0 0 CASSON, VPP off
0 1
1 0 CASSoff, VPP off
1 1 CASSoff, VPP ON
J2
NC
4001
D2
D3
D4
D5
C9
100MF
63V
LL1
LED
R1
3K3
1/4W
18K
6E11
(0 ⇒ Vpp=5V)
(1 ⇒ Vpp=26V)
R4
4.7K
Q2
2A238
R6
56K
LM317
D7
1N4001
21 E6
VPP-VOL
(25V o 5V)
240
R2
820Ω
R3
5K
VPP
C10
n22
Q1
2N2222
2E14
DATA CASS
(PC4)
CASSON
5E14 (PC5)
VPPOFF/VPPON
TO R
LLAVE
RELAY
COMMON
J5
D10
1N914
18K
R31
2A238
Q3
3E7
R7
22K
PROM PROGRAMMER
RMK 85 - N1
HOJA 7 de 12





CASSETTE INTERFACE

RMK 85-N1

HOJA 8 de 12

CONECTOR J1

1	USER Ø	2	GND	33	$\overline{\text{READ}}$	34	$\overline{\text{WRITE}}$
3	USER 1	4	GND	35	IO/$\overline{\text{MEN}}$	36	ALE
5	D Ø	6	D 1	37	S Ø	38	S 1
7	D 2	8	D 3	39	USER 3	40	RESET
9	D 4	10	D 5	41	$\overline{\text{INTA}}$	42	INT
11	D 6	12	D 7	43	$\overline{\text{EXTRAP}}$	44	RST 7.5
13	DISS-ALL	14	USER 2	45	RST 6.5	46	RST 5.5
15	A Ø	16	A 1	47	SID	48	SOD
17	A 2	18	A 3	49	HOLD	50	HOLD A
19	A 4	20	A 5	51	CLKOUT	52	READY
21	A 6	22	A 7	53	$\overline{\text{ZONE Ø}}$	54	$\overline{\text{ZONE 1}}$
23	A 8	24	A 9	55	$\overline{\text{ZONE 2}}$	56	$\overline{\text{ZONE 3}}$
25	A 10	26	A 11	57	$\overline{\text{MONITOR}}$ $\overline{\text{ON}}$	58	USER 6
27	A 12	28	A 13	59	$\overline{\text{RD}}$ or $\overline{\text{WR}}$	60	$\overline{\text{KIT SEL}}$
29	A 14	30	A 15	61	USER 4	62	GND
31	$\overline{\text{RAM SEL}}$	32	$\overline{\text{FIRST-8K}}$	63	USER 5	64	GND

RMK 85-N1

HOJA 9 de 12

J2
24 v ∿
NC
24 v ∿

J3
V lm
NC
GND
GND
NC
V lm

J5	
1	DATA C
2	SID
3	DATAC
4	TAPE OUT PUT
5	GND
6	TAPE IN
7	COMMON
8	LLAVE

PUENTES de INTERRUPCIONES

P1	
1	INT
2	INT CPU
3	GND
4	RST 7.5
5	RST 7.5 CPU
6	GND
7	RST 6.5
8	RST 6.5 CPU
9	GND
10	RST 5.5
11	RST 5.5 CPU
12	GND
13	HOLD
14	HOLD CPU
15	GND

9-3-83

RMK 85-N1

HOJA 10 de 12

conectores del nivel 1

J4

1	GND	2	+5
3	GND	4	+5
5	GND	6	ø/2
7	GND	8	TIMER IN
9	TIMER OUT	10	PAø ‡
11	PA 1 ‡	12	PA 2 ‡
13	PA 3 ‡	14	PA 4 ‡
15	PA 5 ‡	16	PA 6 ‡
17	PA 7 ‡	18	
19		20	PB ø
21	PB 1	22	PB 2
23	PB 3	24	PB 4
25	PB 5	26	PB 6
27	PB 7	28	
29		30	Pc ø ‡
31	Pc 1 ‡	32	Pc 2 ‡
33	Pc 3 ‡	34	Pc 4 #
35	Pc 5 #	36	
37		38	
39		40	

J6

1	GND.	2	RL +5
3	GND	4	RL +5
5	GND	6	RL +5
7	SEG dp	8	$\overline{BD}$
9	SEG G	10	NC
11	SEG f	12	NC
13	SEG e	14	NC
15	SEG d	16	NC
17	SEG c	18	NC
19	SEG b	20	$\overline{\text{MONITOR ON}}$
21	SEG a	22	STOP
23	Sø	24	RL 7
25	S 1	26	RL 6
27	S 2	28	RL 5
29	S 3	30	RL 4
31	SHIFT	32	RESET
33	CNTRC	34	$\overline{\text{RESET IN}}$
35	RLø	36	RL 3
37	RL 1	38	RL 2
39	NC	40	NC

PC 4 UTILIZADO PARA Data ouf AL CASSETTE Y PC 5 UTILIZADO PARA Vpp ON EN TODAS LAS VERSIONES.

‡ PAø - PA7 UTILIZADO PARA DATOS ASCII AL CRT ; PC3 COMO strobe y PCø - PC2 COMO COMANDO AL CRT EN VERSION TERMINAL.

26.3.82	DJ
8.3.82	

RMK 85-N1

HOJA 11 de 12